

Nimi: \_\_\_\_\_ Opisk.no: \_\_\_\_\_

Nimen selvennys: \_\_\_\_\_

1	2	3	4	5	$\Sigma$	ARVOSANA

1. Selvitä lyhyesti seuraavat käsitteet (kohdat a .... j)

a) Kokosummain?

b) Häiriömarginaali? Käytä esimerkkinä kahta peräkkäin kytkettyä inverteriä – piirrä kuva

c) Bistabiili - kiikku?

Reunaliipaistava

d) JK – kiikulla on seuraavat sisäänmenot: J, K, clear, set ja kello. Selitä näiden toiminta: vaikutus, järjestys, ...?

e) Mitä tarkoittaa käsite ACTIVE LOW?



f) Mikä on kolmitilalogiikka ( tri-state logic )?

Tentti La 20.01.2001 / Matti Ilmonen / Vastaukset kysymyspapereille.

- g) Merkitse JK-kiikun tilansiirtotaulu oheiseen taulukkoon!

$Q_n$	$Q_{n+1}$	$J_n$	$K_n$
0	0		
0	1		
1	0		
1	1		

- h) Muunna kymmenjärjestelmän luku
- $65079_{10}$
- BCD – luvuksi!

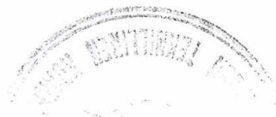
$$(6 \cdot 10^4) + (5 \cdot 10^3) + (0 \cdot 10^2) + (7 \cdot 10^1) + (9 \cdot 10^0)$$

- i) Kolmesisäänmenoisen XOR – portin totuustaulu? Exclusive – OR logic gate)

A	B	C	XOR
1	1	1	0
1	1	0	1
1	0	1	1
1	0	0	1
0	1	1	1
0	1	0	1
0	0	1	1
0	0	0	0

- j) Tietoliikenteessä on sovittu käytettäväksi parillinen (even) pariteetin tarkistusta. Lähetetään 8 - bitinen sana ja sen alkuun (allaolevassa ruudukossa vasempaan reunaan) lisätään yhdeksänneksi bitiksi pariteettibitti. Mikä on tämä lähetetty yhdeksänbittinen sana, kun datan bitit ovat 10001011.
- Perustelut !**

--	--	--	--	--	--	--	--	--

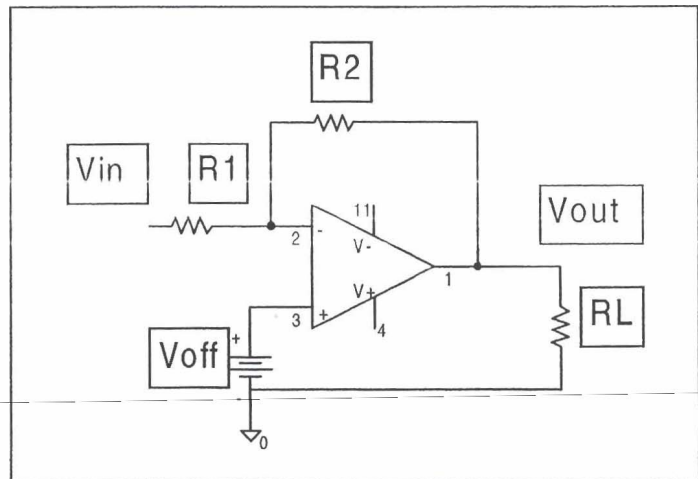


$$\overline{ABC\dots} = \overline{A} + \overline{B} + \overline{C} + \dots$$

$$\overline{\overline{A} + \overline{B} + \overline{C} + \dots} = \overline{\overline{A} \overline{B} \overline{C} \dots}$$

Tentti La 20.01.2001 / Matti Ilmonen / Vastaukset kysymyspapereille.

- 2a Laske ulostulojännite  $V_{out}$ , kun sisäänmenojännitte on  $V_{in} = -3,14V$ . Piirin muut arvot ovat  $R_1 = 10\text{ k}\Omega$ ,  $R_2 = 39\text{ k}\Omega$ ,  $R_L = 18\text{ M}\Omega$  ja  $V_{off} = +2V$ . Operaatiovahvistimen käyttöjännitteet ovat riittäviä.



Vastaus: \_\_\_\_\_

- 2b Toteuta JK-kiikulla lisäämällä tarvittava apulogiikka  $\bar{A}$ -kiikku, jonka tilataulu on seuraava, kun sisäänmenoina ovat  $A_n$  ja  $B_n$ . ( $\bar{A}$  on  $A$ :n komplementti). Piirrä kuva kokoratkaisusta, mukana siis apulogiikka ja JK-kiikku!

$A_n$	$B_n$	$\bar{A}_{n+1}$
0	0	1
0	1	$\bar{A}_n$
1	0	$\bar{A}_n^*$
1	1	0

Tentti La 20.01.2001 / Matti Ilmonen / Vastaukset kysymyspapereille.

- 3a Suunnittele synkroninen tilakone ( JK - kiikuilla ), joka toteuttaa seuraavan sekvenssin ulostulomuuttujille  $Q_1$   $Q_0$  . Tilan 3 jälkeen palataan alkuun tilaan 0, eli on toteutettava nelitilainen tilakone. Hyödynnä käyttämättömät tilat don't care menetelmällä. Piirrä vastaus täydellisenä sisältäen tarvittavan apulogiikan ja tarpeelliset JK-kiikut! Käytä mahdollisimman vähän komponentteja!

t	$Q_1$	$Q_0$
0	0	1
1	1	1
2	1	0
3	0	0
4	0	1


- 3b Minimoi oheisen Karnaughin kartan mukainen funktio siten, että siitä on mahdollinen/mahdolliset hasardi(t) poistettu! Esitä vastaus Boolean lausekkeena! Näytä selvästi mitkä termit on lisätty hasardivaaran takia!

		A			
		1	0	0	1
		1	0	0	1
		1	1	1	1
C	B	1	1	0	0

D



Tentti La 20.01.2001 / Matti Ilmonen / Vastaukset kysymyspapereille.

4a Suunnittele piiri, joka toteuttaa oheisen totuustaulun käyttäen mahdollisimman vähän komponentteja! Hyödynnä ”hällävälä” (d) tilat. Noudata ratkaisussa seuraavia vaihtoja. 1) ”Siirrä” totuustaulu Karnaughin kartalle, 2) jonka avulla minimoit funktion ja 3) lopuksi toteutat piirin käyttäen ainoastaan 2 sisäänmenoista NAND- portteja.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	d
1	0	0	1
1	0	1	d
1	1	0	0
1	1	1	1

4b  $V_{ref} = -8\text{ V}$  ja jännite  $V_{in}$ , joka vaihtelee välillä  $0 \dots -8\text{ V}$ , halutaan AD-muuntaa oheisella kytkennällä kahden bitin tarkkuudella. Ulostuloksi halutaan siis MSB ja LSB ”bitit”. Suunnittele hyödyntäen ”hällävälä tilat” tarvittava apulogiikka! LM324 on kytketty niin, että sen ulostulo on  $+5\text{ V}$ , jos sisäänmenojännite  $+$  napaan on suurempi kuin sisäänmenojännite  $-$  napaan. Päinvastaisessa tapauksessa ulostulo on  $0\text{ V}$ . Kaikki vastukset ovat yhtä suuria. Lisäksi on sovittu seuraavat jännite/desimaalivastaavuudet.

$V_{in}$ :n jännitealue	$0\text{ V} \dots -2\text{ V}$	$-2\text{ V} \dots -4\text{ V}$	$-4\text{ V} \dots -6\text{ V}$	$-6\text{ V} \dots -8\text{ V}$
Deisimaaalivastine	3	2	1	0
Binaarivastine				

